Evaluación del Trabajo Práctico Número 7

Arquitectura de Computadoras 12/06/2024

Instrucciones

- La presente evaluación es individual y podrá utilizar todo el material escrito del que disponga.
- La misma consta de 2 ejercicios en total y la duración será de 65 minutos.
- En cada ejercicio se indica el tiempo estimado para resolverlo y el puntaje del mismo.
- La evaluación se desarrollará en las hojas provistas por la cátedra a tal fin.
- Las hojas que no estén caratuladas en la forma indicada por la cátedra no serán tenidas en cuenta.
- No se permitirá intercambiar ni prestar ningún tipo de elemento entre los estudiantes.
- La buena presentación, ortografía y redacción serán tenidas en cuenta en la calificación final.

Ejercicios para resolver

1) **25 Minutos - 36 Puntos (3, 3, 8, 7, 7, 8)**
Dados los siguientes datos sobre el sistema de memoria de un procesador, se pide:

Datos	**Alpha 21264**
Dirección virtual	50 bits
Dirección física	44 bits
Tamaño de página	16 KiB
TLB	MD, 512 entradas
Caché L1	MD, 16 KiB, bloques de 128B
Caché L2	MD, 2 MiB, bloques de 128B

a) Indique en qué campos se descompone la dirección virtual, y los tamaños de cada uno de ellos.
b) Indique en qué campos se descompone la dirección física, y los tamaños de cada uno de ellos.
c) El caché de primer nivel, ¿es accedido con direcciones virtuales o reales?
d) Indique el tamaño de la etiqueta del TLB.
e) Indique el tamaño de una entrada completa del TLB.
f) Indique los campos (con sus tamaños) en los que se descompone la dirección del caché de segundo nivel.

2) **40 Minutos - 64 Puntos (30, 10, 12, 12)**
Sea un sistema con la siguiente configuración:
- 12 páginas de memoria virtual de 4 KiB.
- 8 marcos de memoria física.
- TLB asociativo puro de 4 entradas, con política de reemplazo LRU.

Los contenidos iniciales de la Tabla de Páginas y del TLB son los siguientes:

Validez	1	0	0	1	1	1	0	1	0	0	1	0
Marco	5			2	0	1		4			3	

Validez	1	1	1	0
Etiqueta	A	7	3	
Marco	3	4	2	

Dada la siguiente secuencia de direcciones virtuales: 0x3140, 0xA67C, 0x4D28, 0xA784, 0x0FA0, 0x10B4, 0x56E0, 0x23B4 y 0xB458, se pide que:
a) Indique para cada una de las referencias a memoria si se produce un acierto en el TLB, un acierto en la tabla de páginas o un fallo de página.
b) Muestre el contenido del TLB al finalizar la secuencia de accesos propuesta.
c) Muestre el contenido de la tabla de páginas al finalizar la secuencia de accesos propuesta.
d) Muestre el contenido de la memoria principal al finalizar la secuencia de accesos propuesta.

Soluciones propuestas

1)
   a) Número de página (36 bits) y Offset de página (14 bits).
   b) Número de marco (30 bits) y Offset de página (14 bits).
   c) Direcciones virtuales.
   d) 27 bits.
   e) 61 bits.
   f) Etiqueta (23 bits), Índice (14 bits) y desplazamiento dentro del bloque (7 bits).

2)
   a) Las referencias producen respectivamente: hit en TLB, hit en TLB, hit en TP, hit en TLB, hit en TP, miss, hit en TP, miss, miss
   b) Posee las entradas con etiquetas B, 2, 5 y 1.
   c) ...
   d) Posee las páginas 4, 5, 3, A, B, 0, 1 y 2.